

特開平7-336651

(43) 公開日 平成7年(1995)12月22日

| | | | | |
|---------------------------|------|--------|---------------|--------|
| (51) Int.Cl. ⁵ | 識別記号 | 序内整理番号 | F I | 技術表示箇所 |
| H 0 4 N 7/01 7/24 | C | | H 0 4 N 7/ 13 | Z |

審査請求 未請求 請求項の数14 F D (全 9 頁)

(21) 出願番号 特願平6-154280

(22) 出願日 平成6年(1994)6月13日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 高山 正

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

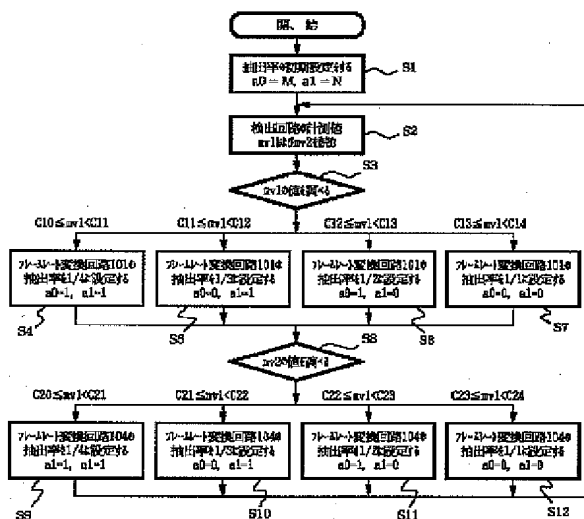
(74) 代理人 弁理士 渡部 敏彦

(54) 【発明の名称】 映像処理装置

(57) 【要約】

【目的】 多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去できるようにする。

【構成】 フレームレート変換回路は、入力された各フレームの映像信号の中から一定間隔で抽出したフレームの映像信号を選択的に出力することにより、フレームレート変換を行う。この際、システムコントローラは、動き検出回路で計測された映像信号の動き量に基づいて、その動き量が少なければ少ないほど、小さなフレーム抽出率をフレームレート変換回路に対して設定する。



【特許請求の範囲】

【請求項1】 複数の映像信号入力手段と、当該映像信号入力手段から入力された複数の映像信号を多重化する映像信号多重化手段とを有する映像処理装置であって、前記映像信号入力手段から入力された映像信号のフレームレートを変換するフレームレート変換手段、を有することを特徴とする映像処理装置。

【請求項2】 複数の映像信号入力手段と、当該映像信号入力手段から入力された複数の映像信号を多重化する映像信号多重化手段とを有する映像処理装置であって、前記映像信号入力手段から入力された各フレームの映像信号の中から一定間隔で抽出したフレームの映像信号を前記映像信号多重化手段に供給することによりフレームレートを変換するフレームレート変換手段と、該フレームレート変換手段に対してフレーム抽出率を設定する設定手段と、を有することを特徴とする映像処理装置。

【請求項3】 前記フレームレート変換手段は、前記複数の映像信号入力手段毎に設けられたことを特徴とする請求項1、または請求項2記載の映像処理装置。

【請求項4】 前記設定手段は、前記複数の映像信号入力手段毎に設けられたことを特徴とする請求項2記載の映像処理装置。

【請求項5】 前記設定手段は、映像の動き量を検出する動き検出手段を有し、該動き検出手段により検出された映像の動き量に応じてフレーム抽出率を設定することを特徴とする請求項2記載の映像処理装置。

【請求項6】 前記設定手段は、外部装置からの命令により指定されたフレーム抽出率を設定することを特徴とする請求項2記載の映像処理装置。

【請求項7】 前記設定手段は、フレーム抽出率を入力する入力手段を有し、該入力手段により入力されたフレーム抽出率を設定することを特徴とする請求項2記載の映像処理装置。

【請求項8】 複数の映像信号入力手段と、当該映像信号入力手段から入力された複数の映像信号を多重化する映像信号多重化手段とを有する映像処理装置であって、前記映像信号入力手段から入力された映像信号のフィールドレートを変換するフィールドレート変換手段、を有することを特徴とする映像処理装置。

【請求項9】 複数の映像信号入力手段と、当該映像信号入力手段から入力された複数の映像信号を多重化する映像信号多重化手段とを有する映像処理装置であって、前記映像信号入力手段から入力された各フィールドの映像信号の中から一定間隔で抽出したフィールドの映像信号を前記映像信号多重化手段に供給することによりフィールドレートを変換するフィールドレート変換手段と、該フィールドレート変換手段に対してフィールド抽出率を設定する設定手段と、を有することを特徴とする映像処理装置。

【請求項10】 前記フィールドレート変換手段は、前記複数の映像信号入力手段毎に設けられたことを特徴とする請求項8、または請求項9記載の映像処理装置。

【請求項11】 前記設定手段は、前記複数の映像信号入力手段毎に設けられたことを特徴とする請求項9記載の映像処理装置。

【請求項12】 前記設定手段は、映像の動き量を検出する動き検出手段を有し、該動き検出手段により検出された映像の動き量に応じてフィールド抽出率を設定することを特徴とする請求項9記載の映像処理装置。

【請求項13】 前記設定手段は、外部装置からの命令により指定されたフィールド抽出率を設定することを特徴とする請求項9記載の映像処理装置。

【請求項14】 前記設定手段は、フィールド抽出率を入力する入力手段を有し、該入力手段により入力されたフィールド抽出率を設定することを特徴とする請求項9記載の映像処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、複数の映像信号を重畳してマルチ画像を生成する映像処理装置に関し、特に、低ビットレートの伝送回線を利用する遠隔監視システムやテレビ会議システムに好適な映像処理装置に関する。

【0002】

【従来の技術】従来、この種の装置は、例えば図5

(a)、(b)に示したような映像信号がそれぞれ入力され、図5(c)に示したような図5(a)、(b)の映像信号を重畳した映像信号を映像出力端子から出力している。

【0003】

【発明が解決しようとする課題】しかしながら、上記従来の構成では、重畳された2つの入力映像信号がともに同じフレームレートの動画像となるため、重畳後の映像信号をテレビ会議システムや遠隔監視システム等のコーデックにより圧縮して伝送する際に、一方の映像入力信号があまり重要でない場合にも、他方の映像入力信号と同等に圧縮されて伝送される。

【0004】また、ITU-TSの勧告H.261に代表されるような動きベクトルによって動画像の圧縮率を向上する方式においては、仮に被写体の動きが少ない場合でも、映像信号処理系のノイズやあまり重要ではない映像部分での映像信号の変化等により冗長な圧縮信号を発生するために、それらの信号により伝送帯域が逼迫されトータルの映像信号の品質が劣化するという問題があった。

【0005】本発明は、このような背景の下になされたもので、その目的は、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去できるようにすることにある。

【0006】

【課題を解決するための手段】上記目的を達成するため、請求項1記載の発明は、複数の映像信号入力手段と、当該映像信号入力手段から入力された複数の映像信号を多重化する映像信号多重化手段とを有する映像処理装置であって、前記映像信号入力手段から入力された映像信号のフレームレートを変換するフレームレート変換手段を有している。

【0007】上記目的を達成するため、請求項2記載の発明は、複数の映像信号入力手段と、当該映像信号入力手段から入力された複数の映像信号を多重化する映像信号多重化手段とを有する映像処理装置であって、前記映像信号入力手段から入力された各フレームの映像信号の中から一定間隔で抽出したフレームの映像信号を前記映像信号多重化手段に供給することによりフレームレートを変換するフレームレート変換手段と、該フレームレート変換手段に対してフレーム抽出率を設定する設定手段とを有している。

【0008】上記目的を達成するため、請求項3記載の発明では、請求項1、または請求項2における前記フレームレート変換手段は、前記複数の映像信号入力手段毎に設けられている。

【0009】上記目的を達成するため、請求項4記載の発明では、請求項2における前記設定手段は、前記複数の映像信号入力手段毎に設けられている。

【0010】上記目的を達成するため、請求項5記載の発明では、請求項2における前記設定手段は、映像の動き量を検出する動き検出手段を有し、該動き検出手段により検出された映像の動き量に応じてフレーム抽出率を設定するように構成されている。

【0011】上記目的を達成するため、請求項6記載の発明では、請求項2における前記設定手段は、外部装置からの命令により指定されたフレーム抽出率を設定するように構成されている。

【0012】上記目的を達成するため、請求項7記載の発明では、請求項2における前記設定手段は、フレーム抽出率を入力する入力手段を有し、該入力手段により入力されたフレーム抽出率を設定するように構成されている。

【0013】上記目的を達成するため、請求項8記載の発明は、複数の映像信号入力手段と、当該映像信号入力手段から入力された複数の映像信号を多重化する映像信号多重化手段とを有する映像処理装置であって、前記映像信号入力手段から入力された映像信号のフィールドレートを変換するフィールドレート変換手段を有している。

【0014】上記目的を達成するため、請求項9記載の発明は、複数の映像信号入力手段と、当該映像信号入力手段から入力された複数の映像信号を多重化する映像信号多重化手段とを有する映像処理装置であって、前記映像信号入力手段から入力された各フィールドの映像信号

の中から一定間隔で抽出したフィールドの映像信号を前記映像信号多重化手段に供給することによりフィールドレートを変換するフィールドレート変換手段と、該フィールドレート変換手段に対してフィールド抽出率を設定する設定手段とを有している。

【0015】上記目的を達成するため、請求項10記載の発明では、請求項8、または請求項9における前記フィールドレート変換手段は、前記複数の映像信号入力手段毎に設けられている。

【0016】上記目的を達成するため、請求項11記載の発明では、請求項9における前記設定手段は、前記複数の映像信号入力手段毎に設けられている。

【0017】上記目的を達成するため、請求項12記載の発明では、請求項9における前記設定手段は、映像の動き量を検出する動き検出手段を有し、該動き検出手段により検出された映像の動き量に応じてフィールド抽出率を設定するように構成されている。

【0018】上記目的を達成するため、請求項13記載の発明では、請求項9における前記設定手段は、外部装置からの命令により指定されたフィールド抽出率を設定するように構成されている。

【0019】上記目的を達成するため、請求項14記載の発明では、請求項9における前記設定手段は、フィールド抽出率を入力する入力手段を有し、該入力手段により入力されたフィールド抽出率を設定するように構成されている。

【0020】

【作用】請求項1記載の発明において、前記フレームレート変換手段は、前記映像信号入力手段から入力された映像信号のフレームレートを変換することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0021】請求項2記載の発明において、前記フレームレート変換手段は、前記映像信号入力手段から入力された各フレームの映像信号の中から一定間隔で抽出したフレームの映像信号を前記映像信号多重化手段に供給することによりフレームレートを変換し、前記設定手段は、前記フレームレート変換手段に対してフレーム抽出率を設定することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0022】請求項3記載の発明において、前記複数の映像信号入力手段毎に設けられた前記フレームレート変換手段は、対応する映像信号入力手段から入力された映像信号に対してフレームレートの変換を行うことにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0023】請求項4記載の発明において、前記複数の映像信号入力手段毎に設けられた前記設定手段は、対応する映像信号入力手段から入力された映像信号（前記フ

フレームレート変換手段) に対してフレーム抽出率の設定を行うことにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0024】請求項5記載の発明において、前記設定手段は、前記動き検出手段により検出された映像の動き量に応じてフレーム抽出率を設定することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0025】請求項6記載の発明において、前記設定手段は、外部装置からの命令により指定されたフレーム抽出率を設定することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0026】請求項7記載の発明において、前記設定手段は、前記入力手段により入力されたフレーム抽出率を設定することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0027】請求項8記載の発明において、前記フィールドレート変換手段は、前記映像信号入力手段から入力された映像信号のフィールドレートを変換することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0028】請求項9記載の発明において、前記フィールドレート変換手段は、前記映像信号入力手段から入力された各フィールドの映像信号の中から一定間隔で抽出したフィールドの映像信号を前記映像信号多重化手段に供給することによりフィールドレートを変換し、前記設定手段は、前記フィールドレート変換手段に対してフィールド抽出率を設定することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0029】請求項10記載の発明において、前記複数の映像信号入力手段毎に設けられた前記フィールドレート変換手段は、対応する映像信号入力手段から入力された映像信号に対してフィールドレートの変換を行うことにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0030】請求項11記載の発明において、前記複数の映像信号入力手段毎に設けられた前記設定手段は、対応する映像信号入力手段から入力された映像信号(前記フィールドレート変換手段)に対してフィールド抽出率の設定を行うことにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0031】請求項12記載の発明において、前記設定手段は、前記動き検出手段により検出された映像の動き量に応じてフィールド抽出率を設定することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0032】請求項13記載の発明において、前記設定

手段は、外部装置からの命令により指定されたフィールド抽出率を設定することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0033】請求項14記載の発明において、前記設定手段は、前記入力手段により入力されたフィールド抽出率を設定することにより、多重化した映像信号を圧縮して伝送する際に発生する冗長な信号成分を簡単に除去する。

【0034】

【実施例】以下、本発明の一実施例を図面を参照しながら説明する。

【0035】図1は、本発明の一実施例による映像処理装置の概略構成を示すブロック図である。なお、本映像処理装置は、遠隔監視システムやテレビ会議システムに適用されるものである。

【0036】図1において、100、103は映像信号入力端子、101、104はそれぞれ映像信号入力端子100、103に接続され、それぞれの端子に入力された映像信号の見かけ上のフレーム速度を変換して出力するフレームレート変換回路、102、105はそれぞれ映像信号入力端子100、103に接続され、それぞれの端子に入力された映像信号の動き量を検出する動き検出回路である。

【0037】なお、本実施例のフレームレート変換回路101、104は、入力された各フレームの映像信号の中から一定間隔で抽出したフレームの映像信号を選択的に出力することにより、フレームレート変換を行うように構成されているが、これに限らず、場合によっては各フレームの映像信号を繰り返して出力することにより、フレームレートを上げる場合にも本発明を実施手できる。

【0038】106はフレームレート変換回路101、104の出力映像信号を入力信号とし、それらを多重化した映像信号を生成して出力する映像信号多重化回路、108は映像信号多重化回路により生成された映像信号をコーデック等の外部装置へ出力するためのバッファアンプ、109は入力映像信号を例えば動画画像符号化する回路、例えばITU-TSの勧告H.261において符号化する画像符号化回路、107は装置全体を制御するシステムコントローラ、110はシステムコントローラ107と外部装置を接続するためのインターフェース回路、111はインターフェース回路110に接続されたコネクタである。なお、システムコントローラ107は、CPU、ROM、RAM等により構成され、CPUは、ROMにプリセットされたプログラムに従って、RAMをワークエリアとして利用して、フレームレート変換回路101、104におけるフレーム抽出率の設定等の各種制御を行う。

【0039】図2は、図1におけるフレームレート変換

回路101、104の詳細な構成を示すブロック図である。図2において、点線内が図1におけるフレームレート変換回路101、104を示している。201は映像信号入力端子100、103に接続されたバッファアンプ、202はバッファアンプ201の出力側に接続され入力映像信号の直流成分を再生するクランプ回路、203はクランプ回路202の出力側に接続され、標本化の際の折り返し信号を除去するためのローパスフィルタ、204はローパスフィルタ203の出力側に接続され、アナログ映像信号をデジタル信号に変換するA/D変換器である。

【0040】212は入力側がA/D変換器204に、出力側がD/A変換器213にそれぞれ接続され、デジタル化された映像信号を蓄積するためのビデオRAM、214はD/A変換器213の出力側に接続されたローパスフィルタ、215はローパスフィルタ214の出力側を映像信号多重化装置106に送出するためのバッファアンプ、205はバッファアンプ201の出力側に接続され、入力映像信号の同期信号成分を分離する同期分離回路、206は書込制御回路207用のオシレータである。

【0041】207は同期分離回路205により分離された同期信号を基準信号としてビデオRAM212への書込信号を生成する書込制御回路、208は同期分離回路205により分離された同期信号を入力信号とし、システムコントローラ107からの制御信号(a0、a1)により設定された周期でビデオRAM212への書込みゲート信号(タイミング信号)を生成する書込タイミング信号発生回路、209は書込制御回路207により生成されたビデオRAM212への書込信号を書込タイミング信号発生回路208により生成されたゲート信号により制御するANDゲート、211は同期分離回路205により分離された同期信号を基準信号として、ビデオRAM212からの読出信号を生成する読出制御回路、210は読出制御回路211用のオシレータである。

【0042】次に、本映像信号多重化装置の全体動作を説明すると、図1において、映像信号入力端子100、103を介して入力されたコンポジット映像信号は、予めシステムコントローラ107によりフレームレート変換回路101、104内に設定されているフレーム抽出率(フレームレート変換率)に従って、それぞれフレームレート変換回路101、104により見かけ上のフレームレートが低減される。

【0043】詳細は後述するが、フレームレート変換回路101、104は、内部にビデオRAMを利用した映像信号の遅延回路を有しており、当該ビデオRAMからの読出しは原信号と同じフレームレートで行うが、書込みを原信号の2フレームに一度、あるいは3フレームもしくは4フレームに一度行うことにより、見かけ上のフ

レームレートを1/2、あるいは1/3もしくは1/4に低減する。換言すれば、入力された各フレームの映像信号の全てを映像信号多重化装置106に送出することなく、1/2、あるいは1/3もしくは1/4の一定間隔で抽出したフレームの映像信号だけを多重化用の映像信号として出力する。

【0044】映像信号入力端子100、103を介して入力され、上記のようにして見かけ上のフレームレートが低減されたコンポジット映像信号は、映像信号多重化回路106により多重化され、バッファアンプ108およびコネクタ109を経由して外部装置へと送出される。

【0045】また、映像信号入力端子100、103を介して入力されたコンポジット映像信号は、それぞれ動き検出回路102、105にも入力され、それぞれの映像信号の動き量mv1、mv2が計測され、システムコントローラ107に通知される。動き検出回路に関しては説明は省くが、フレーム間相関等の公知に技術による。システムコントローラ107は、動き検出回路102、105で計測された各映像信号の動き量mv1、mv2の値を調べ、それぞれの値を予め設定されている境界値と比較することにより動作中もダイナミックにフレームレート変換回路101、105におけるフレーム抽出率(フレームレート変換率)を変更する。

【0046】また、システムコントローラ107は、フレームレート変換回路101、104の現在の抽出率、あるいは動き検出回路102、105で計測されたそれぞれの映像信号の動き量mv1、mv2の値を、外部インターフェース回路110およびコネクタ111を経由してコンピュータ装置やコーデック等の外部装置に送出する。この際、もし他のテレビ会議端末等の外部装置からの命令があれば、フレームレート変換回路101、104のそれぞれのフレーム抽出率を命令により指定された値に設定する。

【0047】次に、フレーム抽出率の設定動作を図4のフローチャートに従って説明する。なお、後述するC10、C11、C12、C13、C14、およびC20、C21、C22、C23、C24は、プログラム上に予め設定されている動き量を示す定数であり、値が大きいほど動きが大きいことを示しており、 $C10 < C11 < C12 < C13 < C14$ 、および $C20 < C21 < C22 < C23 < C24$ となっている。

【0048】システムコントローラ107は、フレーム抽出率設定用の制御信号a0、a1に、それぞれM、N(M、Nは“0”、または“1”)を初期設定する(ステップS1)。そして、動き検出回路102、105により検出された映像信号の動き量mv1、mv2を読出し(ステップS2)、映像信号の動き量mv1を設定値C10、C11、C12、C13と比較する(ステップS3)。

【0049】その結果、 $C10 \leq mv1 < C11$ であれば、フレームレート変換回路101のフレーム抽出率を $1/4$ にすべく、制御信号 $a0=1$ 、 $a1=1$ とする（ステップS4）。 $C11 \leq mv1 < C12$ であれば、フレームレート変換回路101のフレーム抽出率を $1/3$ にすべく、制御信号 $a0=0$ 、 $a1=1$ とする（ステップS5）。 $C12 \leq mv1 < C13$ であれば、フレームレート変換回路101のフレーム抽出率を $1/2$ にすべく、制御信号 $a0=1$ 、 $a1=0$ とする（ステップS6）。 $C13 \leq mv1 < C14$ であれば、フレームレート変換回路101のフレーム抽出率を $1/1$ にすべく、制御信号 $a0=0$ 、 $a1=0$ とする（ステップS7）。

【0050】次に、映像信号の動き量 $mv2$ を設定値C20、C21、C22、C23、C24と比較する（ステップS8）。

【0051】その結果、 $C20 \leq mv2 < C21$ であれば、フレームレート変換回路104のフレーム抽出率を $1/4$ にすべく、制御信号 $a0=1$ 、 $a1=1$ とする（ステップS9）。 $C21 \leq mv2 < C22$ であれば、フレームレート変換回路104のフレーム抽出率を $1/3$ にすべく、制御信号 $a0=0$ 、 $a1=1$ とする（ステップS10）。 $C22 \leq mv2 < C23$ であれば、フレームレート変換回路104のフレーム抽出率を $1/2$ にすべく、制御信号 $a0=1$ 、 $a1=0$ とする（ステップS11）。 $C23 \leq mv2 < C24$ であれば、フレームレート変換回路104のフレーム抽出率を $1/1$ にすべく、制御信号 $a0=0$ 、 $a1=0$ とする（ステップS12）。そして、ステップS2に戻り、同様のフレーム抽出率設定処理を繰り返す。

【0052】以上の説明から明らかなように、映像信号の動き量が少なければ少ないほど、小さなフレーム抽出率を設定するようにしている。このように、動きが少ない映像信号はフレーム抽出率を小さくすることにより、画像符号化回路109に特殊な伝送モード或いは圧縮モードを設けなくても、動きが少ない映像信号の多重化領域において、コーデックにより発生する冗長な信号成分を簡単に除去することが可能となる。

【0053】次にフレームレート変換回路の動作を説明する。

【0054】図2において、映像信号入力端子100あるいは103より入力された映像信号はバッファ回路201を経由してクランプ回路202および同期分離回路205へと導かれる。クランプ回路202を経由した映像信号は折り返し除去フィルタ203により高周波成分を取り除かれた後、A/D変換器204でデジタル信号に変換されビデオRAM212に、後述する書込信号WR2により書込まれる。

【0055】同期分離回路205においては、入力映像信号から水平同期信号HDおよび垂直同期信号VDを抽出して、書込制御回路207および読出制御回路211

へ供給する。垂直同期信号VDはゲート信号発生回路208へも供給される。書込制御回路207では同期分離回路205より供給された水平同期信号HDおよび垂直同期信号VDに位相同期した、ビデオRAM212への書込みのための基本クロックWRを生成する。同様に、読出制御回路211においても同期分離回路205より供給された水平同期信号HDおよび垂直同期信号VDに位相同期した、ビデオRAM212からの読出しのための基本クロックRDを生成する。

10 【0056】ゲート信号発生回路208においてはシステムコントローラ107により制御線 $a0$ および $a1$ のそれぞれの値の組み合わせにより設定されているフレーム抽出率に従って、ゲート信号WR、gateを生成する。ゲート信号WR、gateは書込制御回路207により生成された書込みのための基本クロックWRをON/OFFするために使用される。ゲート信号発生回路208で生成されたゲート信号WR、gateと書込制御回路207により生成された書込みのための基本クロックWRはANDゲート209において論理積をとられた後、ANDゲート209の出力が最終的な書込信号WR2としてビデオRAM212へ供給される。

【0057】一方、ビデオRAM212からの読出しには、読出制御回路211により生成された読出しのための基本クロックRDがそのまま使用される。ビデオRAM212より読出された映像信号はD/A変換器213によって、アナログ信号に変換された後、ローパスフィルタ214によって不要な高周波成分が除去されバッファ215を経由した後、後段のバッファアンプ108へと導かれる。

30 【0058】以上の様子を図3のタイミングチャートに示す。なお、図3において、太線の右上がりハッチング部分は、ビデオRAM212からの読出信号RDがアクティブな期間を示し、細線の右下がりハッチング部分は、ビデオRAM212への書込みのための基本クロックWRがアクティブな期間を示し、太線の右下がりハッチング部分は、ビデオRAM212への書込信号WR2がアクティブな期間を示している。

【0059】図3において、信号VDおよびHDはそれぞれ同期分離回路205により生成された垂直同期信号および水平同期信号である。信号ODD/EVENはブロック図には明示されていないが、前記の垂直同期信号VDおよび水平同期信号HDより書込タイミング信号発生回路208の内部において生成された入力映像信号のフィールド判別信号である。信号ODD/EVENが“1”の場合は奇数フィールドを、“0”の場合は偶数フィールドを示す。信号WR、gateは、システムコントローラ107より供給されるフレーム抽出率設定のための制御信号 $a0$ および $a1$ のそれぞれの値の組み合わせにより、図3に示したようなパルスを生成する。パルス生成のための回路は公知技術により容易に実現でき

るので説明はしていない。図3において信号WR、gateが“1”の期間のみビデオRAM212への書込信号WR2が供給される。

【0060】従って、図3に示したように $a_0=0$ かつ $a_1=0$ の場合には、ビデオRAM212へ書込まれる映像信号と、ビデオRAM212より読出される映像信号のフレームレートは等しくなり、フレーム抽出率は $1/1$ となる。 $a_0=1$ かつ $a_1=0$ の場合には、ビデオRAM212へ書込まれる映像信号は、ビデオRAM212より読出される映像信号のフレームレートの $1/2$ となり、フレーム抽出率は $1/2$ となって見かけ上のフレームレートが低減される。同様に、 $a_0=0$ かつ $a_1=1$ の場合には、ビデオRAM212へ書込まれる映像信号は、ビデオRAM212より読出される映像信号のフレームレートの $1/3$ （フレーム抽出率は $1/3$ ）となり、 $a_0=1$ かつ $a_1=1$ の場合には、ビデオRAM212へ書込まれる映像信号は、ビデオRAM212より読出される映像信号のフレームレートの $1/4$ （フレーム抽出率は $1/4$ ）となる。

【0061】なお、本発明は、上記実施例に限定されることなく、例えば、2入力の映像信号多重化装置に限らず、3入力以上の映像信号多重化装置に関しても本発明を適用できるのは言うまでもない。また、フレームレート変換部に関しても、その信号形態は、RGBのディスクリット信号であっても良いし、輝度および色差信号の形態であってもよい。さらに、フレームレート変換部におけるフレーム抽出率は、以上の説明に記載された範囲に限定される必要はない。

【0062】また、フレームレート変換回路、動き検出回路は、各映像信号入力端子毎に設けることなく、例えば、動きの多い動画像、動きの少ない動画像、静止画像等が各々入力されることが予め判っているような場合には、動きの多い動画像用の映像信号入力端子に対してはフレームレート変換回路、動き検出回路を設けず、動きの少ない動画像、静止画像用の映像信号入力端子に対してのみフレームレート変換回路、動き検出回路を設けることも可能である。

【0063】さらに、動き検出回路により検出された映像信号の動き量に応じてフレーム抽出率（フレームレート）を設定することなく、例えばフレーム抽出率を設定するためのキースイッチ等の入力手段を設け、この入力手段により、ユーザが例えば重要でないと判断した映像信号については、フレーム抽出率を小さく設定するようにしてもよい。また、上記実施例では、映像信号の動き量に応じてフレーム抽出率を設定したが、本発明はこれ

に限らず、映像信号のエントロピー、例えば高周波成分の量に応じてフレーム抽出率を設定するようにしてもよい。或いは画像サイズに応じてフレーム抽出率を設定してもよい。要は、映像信号の情報量に応じてフレーム抽出率を変えればよい。

【0064】また、特に、インターレース走査ではなく、順次走査された映像信号の場合等には、フレームレート変換部の代わりにフィールドレート変換回路を設けることも可能である。

【0065】

【発明の効果】以上説明したように、本発明によれば、複数の入力映像信号を多重化する手段を有する映像処理装置において、少なくともフレームレート、またはフィールドレートを低減するためのフレームレート変換手段、またはフィールドレート変換手段を設けることにより、多重化後の映像信号を圧縮伝送する際に発生する冗長な信号成分を簡単に除去できる。特に、低ビットレートの伝送回線を使用するテレビ会議あるいは監視システムの入力装置として本装置を適用した場合には伝送画像の画質の大幅な向上が見込める。

【図面の簡単な説明】

【図1】本発明の一実施例による映像処理装置の概略構成を示すブロック図である。

【図2】フレームレート変換回路の構成を示すブロック図である。

【図3】フレームレート変換回路の動作を示すタイムチャートである。

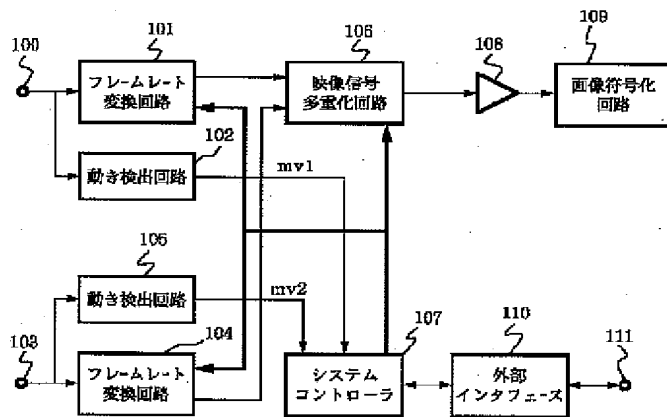
【図4】フレームレート変換率（フレーム抽出率）の設定動作を示すフローチャートである。

【図5】入力映像信号および出力映像信号の例を示す図である。

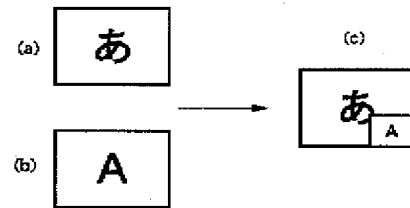
【符号の説明】

100、103…映像信号入力端子
101、104…フレームレート変換回路
102、105…動き検出回路
106…映像信号多重化回路
107…システムコントローラ
109…画像符号化回路
110…外部インターフェース
205…同期分離回路
207…書込制御回路
208 書込タイミング信号発生回路
209…ANDゲート
212…ビデオRAM

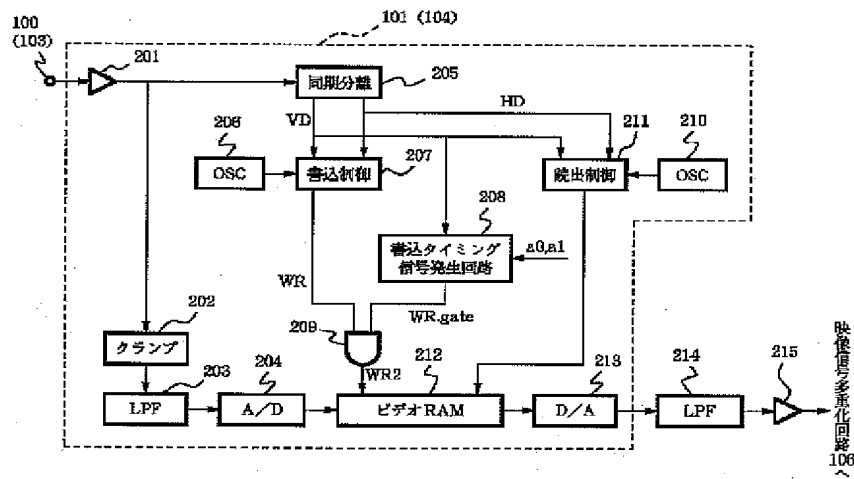
【図 1】



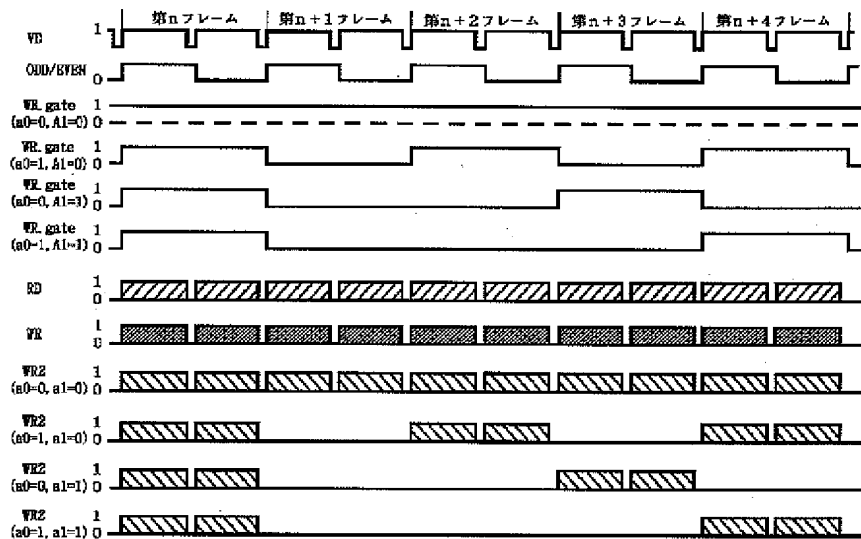
【図 5】



【図 2】



【図3】



【図4】

